

# PV インバータのデジタル制御

学生員 山下智幸 (東京農工大学) 会員 小泉裕孝 (東京農工大学) 会員 黒川浩助 (東京農工大学)  
 名島悦夫 (山下電子設計) 川崎学 (山下電子設計)

## Digital control for PV inverters.

Tomoyuki Yamashita\*, Hiroataka Koizumi\*, Kosuke Kurokawa\*,  
 Etsuo Najima\*\*, Manabu Kawasaki\*\*

\* Tokyo University of Agriculture & Technology

\*\* Yamashita Engineering Manufacture Inc.

\* 2-24-16 Naka-cho, Koganei-shi, Tokyo, 184-8588 Japan

E-mail: [yamashi-@cc.tuat.ac.jp](mailto:yamashi-@cc.tuat.ac.jp)

## ABSTRACT

This propose presents a digital controller for PV inverter consisting of the two components: digitalization and utilization of a 1-chip micro controller. This is expected to make practicable for AC modules (MIC: Module Integrated Converter) and the distribution system. So, we investigate a control of the inverter with sole micro controller. We mentioned about fundamental behavior of the inverter and deliberated of the grid-connected.

キーワード：光発電システム、インバータ、制御

Keywords: Photovoltaic System, Inverters, Control of CPU

## 1. はじめに

デジタル制御技術が急速に進む昨今、太陽光発電 (PV) 業界においても分散電源の同時制御技術や、AC モジュールのように小型で高精度かつ系統連系保護装置等を組み込んだインバータ (MIC) の実用化が期待されている。「1」のデジタル制御されたインバータは PWM (Pulse Width Modulation)、PIC (Programmable IC)、PLD (Programmable Logic Device)、PLL (Phase Lock Loop)、I/O、A/D 変換器、タイマ、倍分周器などをマイコン 1 つで制御が可能であり、また MPPT (Maximum Power Point Tracking)、単独運転アルゴリズム、連系保護システム等の構築に有利である。ソフトウェアの変更のみでデバッグが可能になる。

従来の研究では「6」、インバータの基本動作、MOSFET 等による PWM 高周波方式、高調波抑制、変換効率、同期、定電圧制御を検討した。本研究ではさらに精度、完成度を高めたデジタル PLL (同期)、電流制御等をコンソーシャム計画により自作した基板も通して検討する。

## 2. 制御概念

制御基板の心臓部としては SuperH (日立製) を用いた。「5」コアは SH7065 であり、モータ制御、インバータ制御に特化したチップ<sup>7</sup> になっている。タイマは豊富で TPU (Timer Pulse Unit) ではチャンネルを 4 つ持ち最大 16 本のパルス入出力が可能、MMT (Motor Management Timer) では三角波比較タイプのノンオーバーラップタイマによる 6 相 PWM 波形の出力が可能である。

図 1 において PV は DC 電源で模擬し、スイッチは 150W 耐圧 MOSFET を使用した。出力段には 30/100VA トランスをつけ、負荷としては抵抗を用いた。1、2 次側の電圧、電流を検出するためにそれぞれセンサを付け加えた。それ以外のアナログ回路はない。

生成されたデジタル PWM 信号は駆動回路に送られスイッチングさせる。割り込み関数を用いて系統、インバータの 50Hz 矩形波を入力しその時点の NMIPWM (Non Maskable Interrupt) カウンタを用いて周期、周波数を計測する。差分に応じて、キャリア、位相を変化させ I/O を通してパルス出力させる。割り込みレベルは 15 までである。

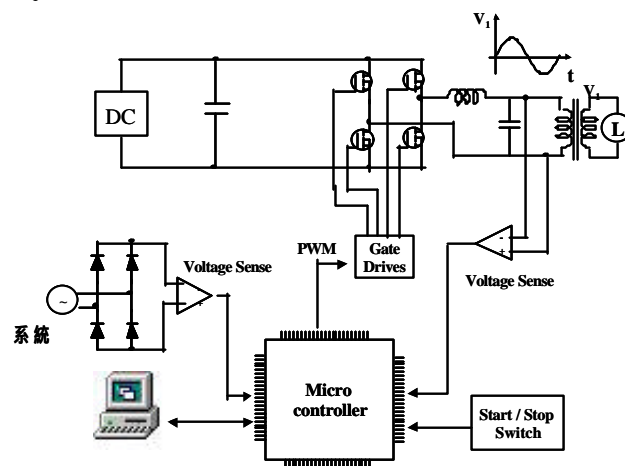


Fig.1 Control schematic of the PV inverter.



Fig.2 SH-DSP

## 3. PWM 作成方法

インバータのスイッチング方式として正弦波 PWM 方式が挙げられるがマイコンで生成する場合も一般に回路で作成する際と基本概念は同じである。マイコンではタイマカウンタを使用しキャリア、Duty 等を設定する。キャリア周期決定を式(1)に示す。タイマカウンタ周期に任意の数値を掛けることでキャリアが決定される。

$$\frac{1}{f_{CPU}} \cdot x = y \quad \dots (1)$$

1/  $f_{CPU}$  : カウンタ周期,  $f_{CPU}$  は CPU 動作周波数  
 $x$  : レジスタに設定する値, 任意数  
 $y$  : キャリア周波数の周期

実験では、不等パルスフルブリッジ PWM を用い、1 周期 400 パルス、キャリア 20KHz である。

次にカウンタとパルスの関係を図 3 に示す。ここではカウンタ時のパルス立ち上がり、立下りを表しており、0 ~ x までが 1 カウンタ時における有効なパルス指令値決定区間になる。ここで、キャリア設定レジスタとは別のレジスタに  $T_2$  というレジスタ値を設定する。すると、 $T_2$  の値が指令された時に、パルスは立ち上がり ( $high=T_{on}$ ) 次のカウンタ値まで待機する。次のカウンタ初期値(0)が来ると立下る。 ( $low=T_{off}$ ) パルスのデッドタイムは 1 カウンタにおいて  $T_{off}$  の部分になる。このとき Duty 比 D は  $D = T_{on}/T$  となる。

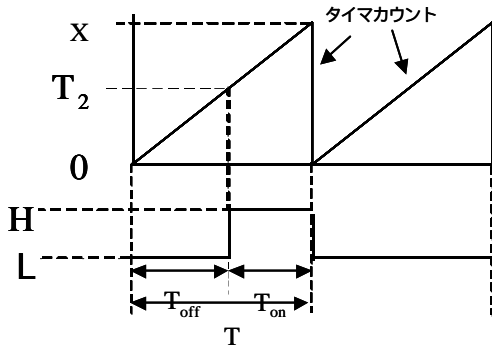


Fig.3 Illustration of the duty ratio and the pulse determination.

#### 4. 出力波形の品質

インバータ出力波形を図 4 に示す。出力電圧は 100v, 50Hz であり、系統の波形や回路で作成した波形よりも良好な波形である。また右図が各高調波における電圧のひずみ率 (THD: Total Harmonic distortion) になる。一般に、系統の交流電力を直流電力に変換する過程で高調波は生まれ、第 3, 5, 7 調波が発生する。

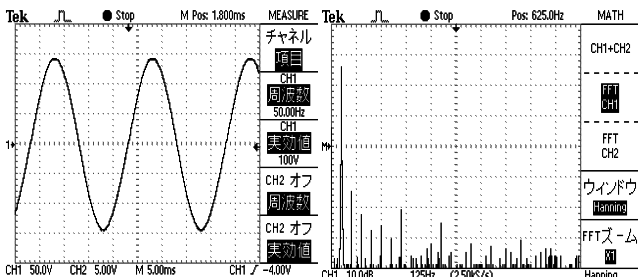


Fig.4 Out-put sin wave and harmonization

THD=0.0288 が得られ高調波はガイドライン規定以下であることが確かめられた。各次高調波も 3%未満に成り、60Hz についても同様に THD は 5%未満になることが確かめられた。

### 5. デジタル PLL

#### 5.1 デジタル PLL

前回示した同期手法では、同期成立後も調整のため左右に振れ、また同期点より逸脱する可能性があり信頼性は低かった。そこで、今回は根本的にアルゴリズムを変更し同期成立後は波形を維持し続ける精度の高い手法を提案する。基本的な構成は前回同様 PLL 回路を用いず

デジタルで、センサ信号のみを用いて実現させている。

#### 5.2 アルゴリズム

今回示す手法は周波数制御 (以下 F)、位相制御 (P)、時刻制御 (T) の 3 つが焦点になる。まず系統、インバータの 50Hz トリガ波形を軸に IRQ (Interrupt Request) を用いて割り込みを実行する。その時点で NMIPWM カウンタによる 1 周期カウンタ数をカウントする。それぞれのカウンタ値より差分し、差分量に応じてキャリアを変更する (F)。一方、センサの遅れ位相 (デフォルト値)、ハードウェア追従時間を考慮しイニシャルプログラムで位相をコントロールする (P)。さらに 50Hz トリガにより 10ms 毎コントロールが可能になるため、SH のタイマカウンタ ON/OFF、I/O の出力等を制御する。図 5 にフローを示す。

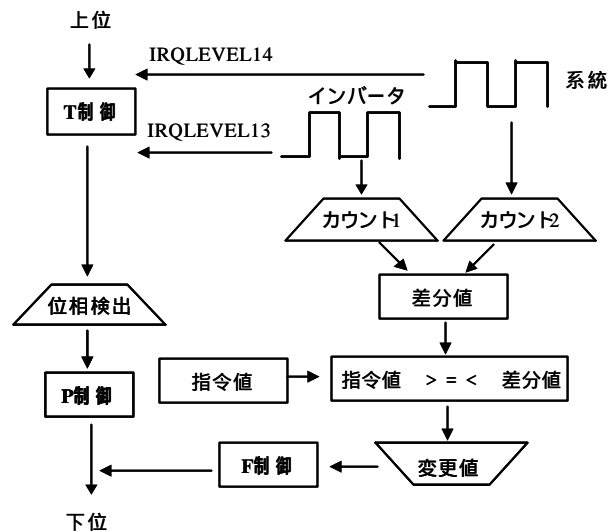


Fig.5 Flowchart of digital PLL.

#### 5.3 50Hz トリガ波形

50Hz トリガ波形を図 6 に示す。

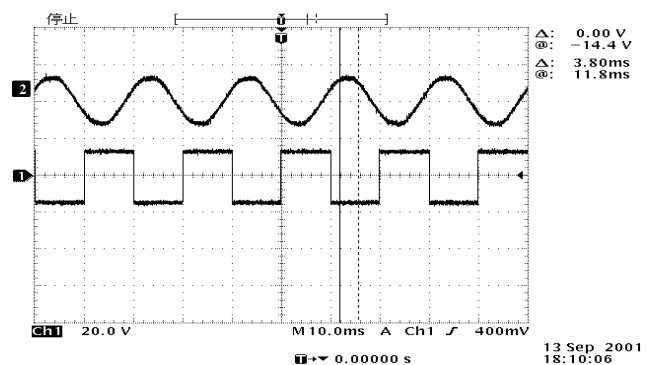


Fig.6 Specific of trigger.

CH1 が矩形波、CH2 は系統センサ波形になる。10ms ほどの信号 High, Low を用いて時間の制御が可能になる。

#### 5.4 周期計測

5.3 のトリガ波形を用いて計測した系統とインバータの周期 (ここでは半周期) を表 1 に示す。それぞれの Count 値が半周期にあたり NMI が 50us であるから次式より求めることができる。

$$\text{Count 数} \times 50\text{us} = \text{半周期(s)} \quad \dots \text{式(2)}$$

表1より系統、インバータ共にCount数が200(理論上10ms)にならないのは、実際のセンサ出力による。

Table 1 Periodic measuring of inverters and the grid.

K-data	K-data2	K-count	K-time	I-data	I-data2	I-count	I-time
0	198	198	0.0099	265	80	185	0.00925
383	198	185	0.00925	339	152	187	0.00935
383	196	187	0.00935	264	82	182	0.0091
381	196	185	0.00925	339	156	183	0.00915
383	198	185	0.00925	262	82	180	0.009
383	198	185	0.00925	339	156	183	0.00915
383	198	185	0.00925	262	82	180	0.009
383	196	187	0.00935	339	156	183	0.00915
381	196	185	0.00925	262	82	180	0.009
383	198	185	0.00925	339	156	183	0.00915

K:系統 I:インバータ time(s) 1カウント50us

### 5.5 時刻制御

同様に5.3のトリガを用いて時間制御を行なった。図7にコントロール結果を示す。

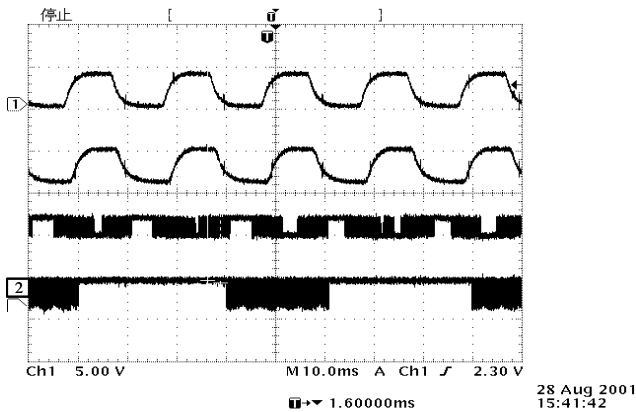


Fig.7 Control of the time.

ここでは、タイマカウンタのon/offを試みた。Ch2で、始めの20msでカウンタスタートし、残りの30msはNOPにする50ms周期のコントロールを示す。

### 5.6 位相制御

ここでは、位相を急変させた時の出力波形を示す。

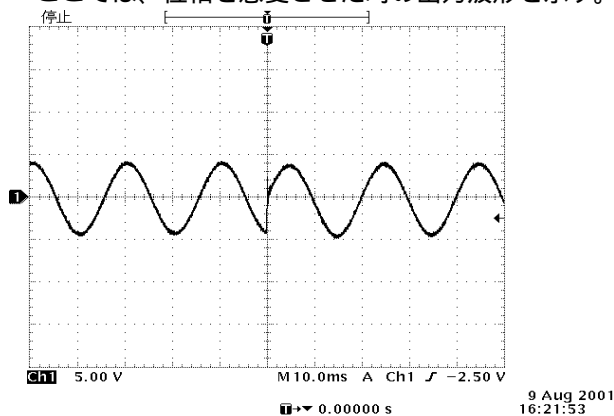


Fig.8 Control of the phase.

図8は任意の点でリスタートした波形である。

### 5.7 遅れ位相差

見かけ上ゼロスタートしているはずのインバータが実際は系統に対し遅れることがある。これはセンサやハードウェアの遅延位相差を含んでおり、同期制御ではこれも考慮しなくてはならないがデフォルト値で組んでしまえば問題ない。実際に計測した遅れ位相差を表2に示す。

Table 2 A difference in phase.

deg	位相差(ms)	備考
0	3.200	
50	0.720	
55	0.160	両波トリガ
60	0.080	両波トリガ
70	0.500	
75	0.480	
80	1.120	

表2ではdegが60の時(1周期 deg=360)位相差が最小になる。系統に比べ、インバータが60度分遅れている。初期遅れ位相差は $60 \times 50\mu s = 3.20\text{ms}$ となる。但しここでの計測はカーソルを用いた目視である。

### 5.8 周波数制御と位相制御

時刻制御によりFとPのタイミングを調整する。まず始めの10msでPをコントロールし次の10msはハード追従を考えNOPとする。さらに次の10msでFを制御し最後の10msはNOPとする。1周期遅れの40msでのコントロールを採用した。1周期遅れでの制御が妥当かどうかは検討中である。図9に実際のコントロール波形を示す。

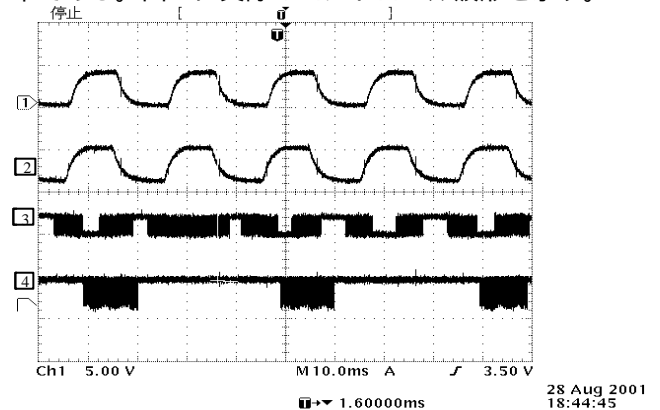


Fig.9 Specific of an actual control.

Ch4は40ms周期でコントロールされている。この周期に依存してCh1,2が制御される。

### 5.9 同期成立後波形

図10では、上記アルゴリズムに応じた制御により同期したセンサ波形を、図11では100Vrms出力を示す。

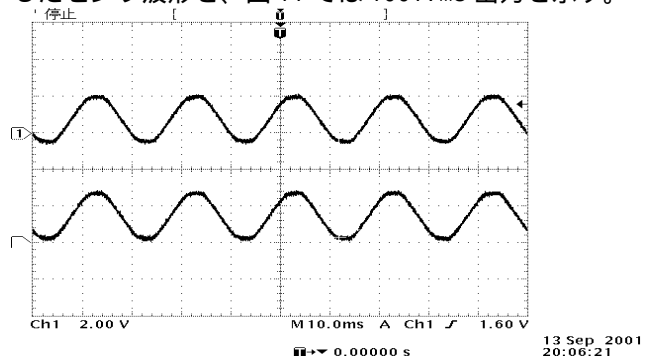


Fig.10 Out-put censer wave after the control.

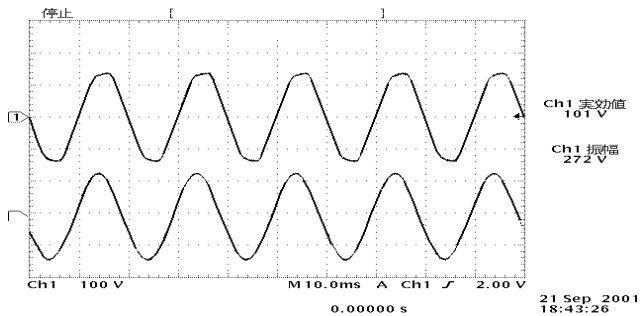


Fig.11 Out-put sin wave. (100vrms)

## 6. 定電圧制御

独立型の場合、出力の電圧一定が必要になりインバータの多くは回路を組み込んで制御している。本研究では前章同様、外部回路を作成せず、マイコンのみで制御を可能にした。以下、検出手順を示す。

基本となる PWM 信号を送りインバータ動作させる。出力電圧を A/D 変換し、目標値(ここで 100V と仮定する。)に到達するまでは基本波 PWM を送る。

100V 超えた場合、指令値と A/D 検出値の差を計算し差分に応じて Duty 比を変更、PWM 波形を出力する。

定電圧状態になったら で求めた PWM を維持する。

電圧が 100V より小さくなり始めたら同様な方法で Duty 比を上げ電圧を上げる。

また実際の Duty 変更過程を表 1 に示す。基本レジスタはキャリア周波数設定を意味し(ここでは 20kHz)、またデッドタイム設定レジスタの値を変更することで Duty 可変ができる。Duty 比は徐々に変化しているのがわかる。

## 7. まとめ

本研究では、太陽光発電用インバータのデジタル制御に取り組み、特に現在は AC モジュールインバータ研究に携わっている。図 12 には自作した基板の回路図を、図 13 には実験基板を示す。

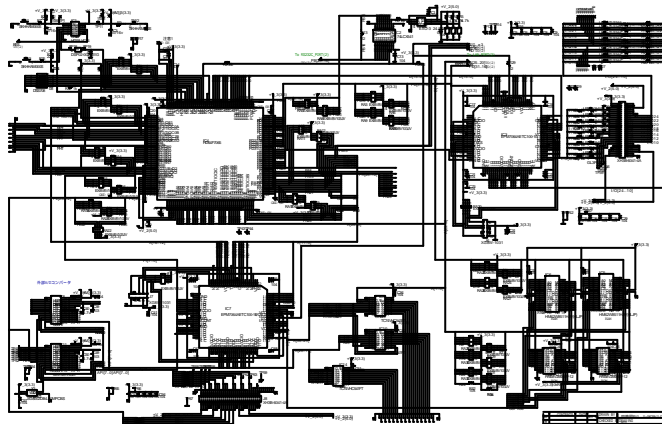


Fig.12 The design circuit figure which an our work.

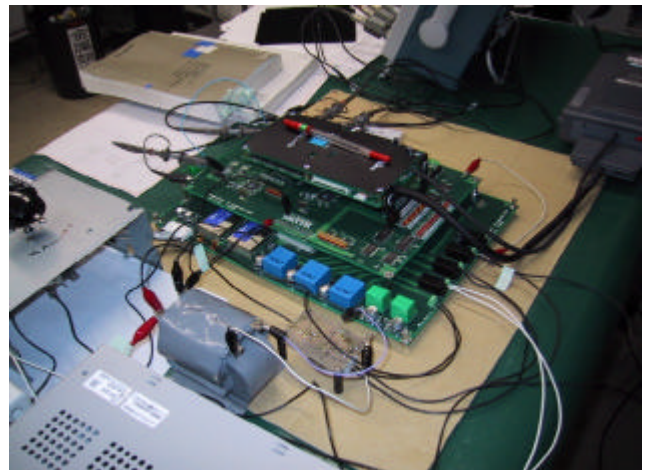


Fig.13 The circuit board.

光発電システムや分散電源としての同時制御などに向けインバータがすべてデジタルでコントロールされると汎用性が高まる。そのためのソフト技術として本論文では、インバータの基本動作、高調波、デジタル PLLなどを解析した。結果、アナログ素子や、PLL回路などを減らしマイコン1つで制御することに成功した。

今後の課題として、電流の瞬時値制御、MPPT制御の構築、単独運転防止や系統連系保護など複雑な制御ループを検討する。またデバイスの限界も考え 2チップ化も視野にいれマクロ制御と PWM ループの共存を目指す。

本研究は新エネルギー・産業技術総合開発機構の地域新生コンソーシアム研究の一環として実施された。

## 参考文献

- [1] S. de Pablo, et al. (1997) A new strategy for real-time control of inverters. 14<sup>th</sup> European photovoltaic solar conference (EUPV-14) Barcelona Spain
- [2] Weidong He, et al. (1998) Islanding of grid-connected pv generators : Experimental results. 2<sup>nd</sup> World conference on photovoltaic solar energy conversion.(WCPEC-2), Vienna
- [3]牛島和文, 他「太陽光発電におけるインバータシステム」Sanyo technical review Vol.17 No.1 Feb.1985
- [4]黒川浩助, 若松清司共著「太陽光発電システム設計ガイドブック」オーム社
- [5]CQ 出版, 「SuperH プロセッサ」
- [6]山下智幸, 黒川浩助「PV インバータのデジタル制御」平成 12 年度 日本太陽エネルギー学会論文